

Erledigt ssdt falsch generiert?

Beitrag von „griven“ vom 9. Februar 2018, 21:42

Also erstmal ist es ein Irrglaube das man keine SSDT benötigt wenn der Prozessor auch mal in einem MAC verbaut wurde und man dazu auch noch das passende SMBIOS verwendet. Die ACPI Implementation von PC's unterscheidet sich zum Teil deutlich von dem was Apple sich da so vorstellt und so kann es zum Beispiel durchaus sein das der Board Hersteller sich gedacht hat "Ach eigentlich muss ich die Steps nicht in die DSDT/SSDT schreiben denn wir regeln das ja eh über das Bios" diese Einstellung passt zu Windows aber eben auch nur dazu denn macOS mag das PowerManagement der CPU gerne selbst in die Hand nehmen und das geht eben nur wenn die Informationen die über ACPI geliefert werden zumindest im Ansatz mit dem übereinstimmen was Apple da gerne lesen wollen würde. Eine zum Prozessor passende SSDT ist also durchaus fast immer Sinnvoll.

Jetzt schreibst Du das Du eine SSDT erstellt hast as noch ein i5 eingebaut war und vermutlich verwendest Du auch eine DSDT richtig? Falls ja haben wir den Knackpunkt schon gefunden die DSDT die Clover aus dem patched Ordner verwendet ist ein Snapshot des damaligen Systemstatus sprich eben mit dem I5 denn die DSDT ist zumindest in Teilen nicht in Stein gemeißelt sondern wird vom UEFI beim Systemstart dynamisch erzeugt und unter anderem mit Informationen zum Prozessor angereichert so findet sich zum Beispiel fast immer ein Abschnitt darin der sich mit dem Prozessor und den verfügbaren Kernen befasst hier mal ein Beispiel:

Code

1. Scope (_PR)
2. {
3. Processor (CPU0, 0x01, 0x00000410, 0x06) {}
4. Processor (CPU1, 0x02, 0x00000410, 0x06) {}
5. Processor (CPU2, 0x03, 0x00000410, 0x06) {}
6. Processor (CPU3, 0x04, 0x00000410, 0x06) {}
7. Processor (CPU4, 0x05, 0x00000410, 0x06) {}
8. Processor (CPU5, 0x06, 0x00000410, 0x06) {}
9. Processor (CPU6, 0x07, 0x00000410, 0x06) {}
10. Processor (CPU7, 0x08, 0x00000410, 0x06) {}
11. }

Alles anzeigen

und schon haben wir den Salat. Der I5 hat 4 Kerne und 4 Threads der I7 hat 4 Kerne und Achtung 8! Threads, na sowas 😄

Zudem macht es bei IvyBridge Sinn das eigentlich von Apple nicht für diese CPU's vorgesehene aber dennoch prima funktionierende XCPM zu verwenden denn damit geht man einige Problemen die mit der AICPM gerne auftreten (zu wenig Steps, zu hoher ruhe Takt) galant aus dem Weg.