

Erledigt

Keine 128 Bit CPU?

Beitrag von „mhaeuser“ vom 12. April 2020, 09:00

[bluebyte](#)

Seit dem 8086 hat sich schon ordentlich was verändert, ich weiß nicht, ob irgendwas noch so ist wie früher (Aufschlüsselung in interne Befehle -> intern RISC, weniger "Hardwiring" -> Mikrocode, Integration diverser weiterer Komponenten -> (fast) Mikrocontroller im klassischen Sinn, spekulative Ausführung, Cache-Architektur, und und und).

Schau einfach Mal auf ARM, die haben reguläre Befehlsängen usw., es gibt aber bis dato keine Hinweise, dass die ISA selbst die Effizienz steigert (niedriger Energieverbrauch kommt idR von primitiven Methoden zur spek. Ausf. oder Vorhersage). Bei genanntem Beispiel gibt's auch zwei Seiten... Reguläre Befehlslänge schont die Pipeline, irreguläre den Speicher. RISC schont den Decoder, CISC den Speicher. Speicher ist aktuell ein großer Flaschenhals, also muss man genaustens abwägen, was man optimiert.