

# Sleep/Wake Probleme debuggen

Beitrag von „apfelnico“ vom 12. Juli 2020, 13:14

[Tirom](#)

XHCI bleibt. Die weiteren USB-Controller an den PCIe Root Ports (RPxx) sind nur allgemein als "PXSX" benannt. Diese würde ich umbenennen. Nicht aber mit XHC1 anfangen, dieser ist durch Apple anders definiert. Also weiter mit XHC2 und höher. Das geht nur mit einer SSDT. Nicht unbedingt eine neue SSDT dafür anlegen, sondern in der vorhandenen ACPI nach der USB-Deklaration suchen. Bei mir heisst diese "SSDT AMI" und hat eine "TableLength" von "3707". Steht im Header. Damit kannst du diese exakt aus der ACPI entfernen mittels OpenCore:

▼ Wurzel	Dictionary	↕ 8 Schlüssel/Wert-Paare
▼ ACPI	Dictionary	↕ 4 Schlüssel/Wert-Paare
▶ Add	Array	↕ 4 geordnete Elemente
▼ Delete	Array	↕ 2 geordnete Elemente
▼ 0	Dictionary	↕ 6 Schlüssel/Wert-Paare
All	Boolean	↕ NO
Comment	String	↕ Drop SSDT AMI
Enabled	Boolean	↕ YES
OemTableId	Daten	↕ 0 Bytes:
TableLength	Zahl	↕ 3.707
TableSignature	Daten	↕ 4 Bytes: 53534454

Somit kannst du die modifizierte SSDT problemlos einbinden und bekommst keine Probleme. Der Vorteil dadurch ist, dass du später mittels Hackintool alle USB-Controller inklusive deren Ports individuell bestimmen kannst um eine perfekte USB-Kext zu generieren.

Edit:

Den Thunderbolt an RP05.PXSX würde ich erstmal davon unberührt lassen. Dessen USB-C Controller ist etwas tiefer versteckt. Dafür gibt es eine eigene SSDT: