

SATA Gerät im System = Kernel Panic

Beitrag von „apfelnico“ vom 12. August 2020, 11:33

[Zitat von g-force](#)

Eine NVMe wird über PCI angebunden und blockiert dann bestimmte SATA-Ports bzw. die Bandbreite wird geteilt.

PCIe ist ungleich PCIe. Zwei mögliche Wege gibt es. Zum einen geht es direkt an den Prozessor, der je nach Bauart von 16 Lanes angefangen bis zu 64 Lanes (Intel) bereitstellen kann. Wenn hier eine NVMe angebunden wird, so beeinflusst diese keine Geräte (wie SATA) am PCH. Gegebenenfalls werden aber andere Geräte wie eine PCIe-Grafikkarte dadurch auf x8 statt x16 reduziert, wenn der Prozessor hier nicht mehr hergibt.

Dann hat der Prozessor noch weitere exklusive 4 Lanes, mit denen er mit dem PCH verbunden ist. Dieser wiederum hat je nach genutzten Chipsatz bis zu 24 Lanes, kommuniziert aber über das "4 Lane Nadelöhr" mit dem Prozessor. Alle Geräte am PCH werden über x1, x2, x4 angebunden. Und auch hier sind diese Lanes ganz schnell aufgebraucht, so dass sich wiederum Geräte Bandbreiten teilen müssen (mehrfache Thunderbolt3, USB-C 3.2 Gen2, Gigabit-Ethernet (bzw 2,5/5/10Gbit), NVMe via M2 und U2, SATA und Systemaudio). Und selbst wenn innerhalb des PCH Geräte direkt miteinander kommunizieren können und somit das "Nadelöhr" nicht so gravierend scheint, so ist bei gleichzeitigen Zugriff und Prozessorbeteiligung der Kollaps vorprogrammiert.

Viele der PCIe-Lanes werden auch nicht als "sichtbare" PCIe-Slots nach außen geführt, sondern sind eben mit den Geräten auf dem Board direkt verdrahtet. Und den Slots auf dem Board wiederum sieht man auch nicht sofort an, ob sie direkt am Prozessor angebunden oder aber ebenfalls vom PCH bereitgestellt werden. Es gibt verschiedenste Anforderungen an Mainboards, und so sind die Unterschiede zum Teil gravierend, nicht nur in der Ausstattung, sondern vor allem auch durch die Verteilung der knappen Ressourcen. Teilweise "benachbarte" Boards vom gleichen Hersteller mit scheinbar gleichem Boardlayout offenbaren bei näherer Betrachtung völlig verschiedene Herangehensweisen.

Wobei x1 und x4 PCIe-Slots bei preiswerten Plattformen nahezu ausschliesslich am PCH hängen, x8 und x16 direkt am Prozessor. Das muss aber nicht zwingend so sein, gerade höhere Plattformen binden auch x4 direkt an den Prozessor an, da gibt es dann auch mehr Lanes. Aufschluss bieten die technischen Details der Hersteller, mitunter fallen diese aber sehr

mager aus, so dass man zunächst nur spekulieren kann. Hervorragend ist es, wenn der Hersteller ein "Blockschaltbild" liefert. Und bei direktem Zugriff aufs Board sehen wir natürlich auch per IORegistry, wo welches Gerät andockt.