

# SSDT für Thunderbolt Intel JHL7540 (Titan Ridge 4C 2018)

Beitrag von „rforberger“ vom 12. Februar 2023, 20:05

Hi,

auf meinem Ventura Hackintosh geht Thunderbolt 3 noch nicht.

Ich habe eine SSDT von einem anderen Nutzer übernommen, der auch ein Thinkpad P15(V) hat, aber damit funktioniert TB auch nicht auf meinem.

Nun habe ich rausgefunden, dass der IOReg Pfad auf meinem Thinkpad PCI0/RP01/UPSB/DSB<N> ist (wobei <N> für die Anschlussnummer steht).

In dem übernommenen SSDT ist der Pfad aber PCI0/RP05/UPSB/DSB<N>.

Nun habe ich das mit MaciASL gepatched, aber TB funktioniert immer noch nicht.

Anbei die SSDT DSL.

Anbei der Screenshot von IOReg mit den TB-Pfaden.

Könnt ihr mir dabei helfen, TB zum laufen zu bekommen? Was muss ich da noch machen?

Update:

Im Boot Log sehe ich die folgenden, wohl relevanten, ACPI Fehler:

Code

1. 2023-02-12 19:10:33.747838+0100 0x3c9 Default 0x0 0 0 kernel: (AppleACPIPlatform)  
ACPI Error:
2. 2023-02-12 19:10:33.747839+0100 0x3c9 Default 0x0 0 0 kernel: (AppleACPIPlatform)  
Method parse/execution failed
3. 2023-02-12 19:10:33.747840+0100 0x3c9 Default 0x0 0 0 kernel: (AppleACPIPlatform)  
Method parse/execution failed
4. 2023-02-12 19:10:33.747841+0100 0x3c9 Default 0x0 0 0 kernel: (AppleACPIPlatform)  
[\\_SB.PCI0.RP01.UPSB.DSB0.\_DSM] (Node ffffff868833bc70)
5. 2023-02-12 19:10:33.747842+0100 0x3c9 Default 0x0 0 0 kernel: (AppleACPIPlatform)  
[\\_SB.PCI0.RP01.UPSB.DSB0.\_DSM] (Node ffffff868833bc70)
6. 2023-02-12 19:10:33.747843+0100 0x3c9 Default 0x0 0 0 kernel: (AppleACPIPlatform) ,  
AE\_NOT\_FOUND
7. 2023-02-12 19:10:33.747843+0100 0x3c9 Default 0x0 0 0 kernel: (AppleACPIPlatform) ,  
AE\_NOT\_FOUND
8. 2023-02-12 19:10:33.747844+0100 0x3c9 Default 0x0 0 0 kernel: (AppleACPIPlatform)  
(20160930/psparse-632)
9. 2023-02-12 19:10:33.747845+0100 0x3c9 Default 0x0 0 0 kernel: (AppleACPIPlatform)  
(20160930/psparse-632)

und

Code

1. 2023-02-12 19:10:34.028992+0100 0x30a Default 0x0 0 0 kernel: UPSB: family specific  
matching fails

Irgendjemand eine Idee, was ich da machen könnte?

---

## Beitrag von „grecedrummer“ vom 12. Februar 2023, 20:43

Es ist ab und zu mit viel Glück behaftet, wenn ein User ein Gigabyte Board hat und die Gigabyte Titan Ridge am selben Port installiert und eine SSDT generiert hat, so, dass die Port Setting übereinstimmen. Manche sind geflast, andere original, je nach Einsatz...

Wenn man in der IOReg Pfad anschaut und die Hardware Settings ausliest, müssen genau gleich in der SSDT übertragen werden. Dazu hat [apfelnico](#) eine super [Anleitung](#) geschrieben, ist natürlich im Forum nachzulesen. Hat auch eine geflashte im Einsatz, erübrigte sich aber, da die MAinboards USB 3.2 haben und keine Hardware dazu hatte um es auszureizen.

---

### **Beitrag von „rforberger“ vom 12. Februar 2023, 21:20**

Danke, was sind denn die Port-Settings? Verstehe das nicht ganz.

Könntest Du mal ein Beispiel geben?

In der Anleitung von apfelnico finde ich dazu nicht direkt was. Gut ich hab jetzt auch nicht alles von den 37 Seiten gelesen, aber vl. kannst du mir auf die Sprünge verhelfen 😊

---

### **Beitrag von „grecedrummer“ vom 12. Februar 2023, 22:02**

Mit Port meine ich PCI-e Slot, bei den Gigabyte ist es entweder Port 3 oder 6 je nach Ausführung. Also immer der letzte Steckplatz. Wenn man noch die ganze Verkabelung am MAinboard anschließt dass auch noch ein TB Header besitzt, werden Setting im Bios freigeschaltet um dort noch gewisse Einstellungen zu machen!

Dann wird in der SSDT durch herausfinden vom IOReg Editor die Port Nummer eingetragen so dass diese den Port ansprechen also den PCIe Steckplatz und aktiviert. Alles im allem, eine Software STeuerung. USB HotPlug geht bei manchen nicht. BEi mir ging es Zeitweise, kann es aber nicht replizieren...

---

### **Beitrag von „rforberger“ vom 13. Februar 2023, 20:33**

Ja, ich weiß aber nicht, was genau ich an der SSDT ändern muss. Was ist da der PCIe

Steckplatz?